

## Четыре поколения вычислительных машин М.А.Карцева (М-4, М4-2М, М-10, М-13)

Михаил Александрович Карцев крупный ученый в области вычислительной техники, доктор технических наук, профессор, главный конструктор четырех поколений ЭВМ и вычислительных комплексов для работы в режиме реального времени, основатель и первый директор НИИ вычислительных комплексов пришел в вычислительную технику, будучи студентом радиотехнического факультета МЭИ. Первые понятия о принципах построения цифровых электронных вычислительных машин он получил от члена-корреспондента АН СССР И.С.Брука, в лаборатории которого в 1950 году он участвовал в создании ЭВМ М-1, проектируя для нее главный программный датчик (устройство управления). При создании следующей машины – ЭВМ М-2 в 1952-1953 годах он уже возглавлял группу инженеров и был признанным лидером разработки.

### Первое поколение – ЭВМ М-4 и М4-М.

В 1957 году в Институте электронных управляющих машин (этот институт был образован на базе лаборатории И.С.Брука) разрабатывалось техническое задание на проектирование ЭВМ для управления и обработки информации радиолокационной станции (РЛС) контроля космического пространства. ТЗ утвердили академик АН СССР А.Л.Минц и член-корреспондент АН СССР И.С.Брук. Руководство работами по созданию этой ЭВМ и вводу ее в эксплуатацию совместно с РЛС возложили на М.А.Карцева, образовав под его руководством специальную лабораторию №2. Новой ЭВМ присвоили наименование ЭВМ М-4. Спецлаборатория №2 явилась основой для развития коллектива и его роста до уровня Научно-исследовательского института вычислительных комплексов, а машина М-4 определила дальнейшее направление новых разработок М.А.Карцева – создание серии вычислительных машин типа «М» для построения вычислительных комплексов, обеспечивающих решение задач и обработку информации в реальном масштабе времени. М-4 открыла первое поколение машин Карцева такого класса. Авторский коллектив разработки: главный конструктор – к.т.н. М.А.Карцев, основные разработчики – Г.И.Танетов, Л.В.Иванов, Р.П.Шидловский, Ю.В.Рогачев, Г.И.Смирнова, Р.П.Макарова, Е.С.Шерихов, В.П.Кузнецова. Разработка и передача конструкторской документации заводу изготовителю была завершена в 1958 году.

М-4 имела вполне современную на тот момент архитектуру ЭВМ для обработки информации в реальном масштабе времени и включала: центральную процессорную часть (устройство управления, арифметическое устройство, внутренние запоминающие устройства - оперативную память, постоянную память программ, констант, таблиц) и систему ввода-вывода информации.

Арифметическое устройство полупроводниковое: триггер строился на транзисторах П16, логические схемы на диодах Д9. Использовалась импульсно-потенциальная система элементов. Потенциальные элементы - диодная логика; импульсно-потенциальные элементы - клапан (двухходовое И), один вход которого был импульсным, а второй вход – потенциальным. Триггер имел импульсные входы и потенциальные выходы. Основой АУ были однотипные ячейки, каждая из которых содержала один разряд обрабатываемой аппаратуры. В узле управления АУ находилось несколько триггеров, которые с помощью диодной логики при выполнении тех или иных арифметических операций сцеплялись в соответствующие цепочки и кольца. В этом АУ была осуществлена впервые в мире аппаратная реализация операции вычисления квадратного корня.

Центральное управление предназначено для автоматического управления выполнением операций. Оно выбирает из постоянной памяти программ (ПП) инструкции и в соответствии с имеющимися в них указаниями выбирает необходимые константы из постоянной памяти констант (ПК) и данные, подлежащие обработке, из оперативной памяти; производит над этими данными те или иные действия и записывает результаты этих действий в указанные ячейки ОП. По указаниям программы эти результаты могут направляться на кодовые магнитные самописцы типа ПР-16, на устройство отображения информации, на печатающее устройство. Новые данные для обработки поступали в оперативную память машины непосредственно из устройства сопряжения с РЛС (при

работе в реальном времени) или вводились с перфоленты при помощи фотоэлектрического считывающего устройства.

Оперативная память представляла собой ферритовое устройство матричного типа на 1024 24-разрядных чисел. В качестве запоминающего элемента использовались сердечники диаметром 1,5 мм (внутренний - 1,1 мм) и высотой 0,7 мм, изготовленные из магнитного материала ВТ-1. Цикл обращения - 1,4 мкс.

Постоянная память матричного типа, построена на тех же сердечниках что и ОП. Различие только в порядке прошивки информационных обмоток.

Комплект внешних устройств включал фотосчитывающее устройство с перфолент (ФСУ), устройство «быстрой» печати (БП-20) и специализированное абонентское сопряжение для ввода и вывода информации РЛС с параллельным 14-канальным шлейфом. Для контроля информации использовались электронный индикатор для визуального отображения информации (У-5) и кодовые самописцы ПР-16 на магнитной ленте.

ЭВМ М-4 была асинхронной, имела одноадресную систему команд, большой набор арифметических операций, в том числе аппаратно реализованных сложных операций (умножение, двойное сравнение, извлечение квадратного корня и др.) и операций управления. Соблюдался принцип максимальной загрузки всего оборудования. Для преобразования адресов использовалось специальное 10-разрядное устройство. Резервы по производительности использовались для автоматического контроля работы машины путем двойных просчетов отдельных частей программы и запуска тест-программ.



Общий вид ЭВМ М-4

#### Основные технические характеристики.

Система счисления - двоичная.

Количество двоичных разрядов - 23.

Представление чисел - с фиксированной запятой.

Среднее быстродействие - 20 тыс. оп/с. (50 тыс. операций сложения или вычитания в секунду,

15 тыс. операций умножения в секунду, 5,2 тыс. операций деления или извлечения квадратного корня в секунду)

Объем оперативной памяти - 1024 23-разрядных чисел.

Объем постоянной памяти программ - 1024 23-разрядных чисел.

Объем постоянной памяти констант - 128 12-разрядных чисел.

Объем постоянной памяти таблиц - 256 44-разрядных чисел

Объем буферной памяти узла ПИ-1 - 120 15-разрядных чисел.

Объем буферной памяти узла ПИ-2 - 64 15-разрядных чисел.

Объем буферной памяти узла ВИ - 1280 32-разрядных чисел

Ввод/вывод информации при работе в реальном масштабе времени - параллельный, по 14 каналам. Скорость 6250 чисел в секунду.

Скорость ввода информации с перфоленты - 45 - 50 чисел в секунду.

Скорость печати - 7 строк по 6 шестнадцатеричных цифр в секунду.

В 1960 году было изготовлено два комплекта этой машины. Первый комплект был направлен на объект для стыковки с РЛС экспериментального комплекса. Вторым комплектом предназначался для управления и обработки информации РЛС другого частотного диапазона, поэтому для него предстояло разработать и изготовить дополнительное устройство первичной обработки с более высоким быстродействием. Была разработана принципиально новая система потенциальных логических элементов с использованием высокочастотных диффузионных транзисторов. Основу системы составлял инвертор – формирователь уровней с многоступенными диодными логическими схемами. Функциональная схема устройства предусматривала построение широкоформатных регистров, которые обеспечивали одновременно параллельную обработку до 16 радиолокационных сигналов. Эти два новых технических решения обеспечили выполнение заданных требований по быстродействию. Устройство включало переключатель секторов, преобразователь кодов, накопитель, пороговое устройство, устройство перекодирования, буферную память. Все оборудование размещалось в одном типовом шкафу машины М-4. Устройство первичной обработки в 1961 году было изготовлено и состыковано со вторым комплектом М-4, который в этой комплектации получил обозначение М4-М и включался для совместной работы со второй РЛС на объекте.

В июле 1962 года первый комплект ЭВМ М-4 в составе экспериментального радиолокационного комплекса успешно выдержал совместные испытания. Оба комплекта этих машин работали совместно с радиолокационными станциями экспериментального комплекса до 1966 года.

### **Второе поколение – ЭВМ М4-2М и М4-3М.**

В 1961-1962 годах в коллективе Карцева наряду с работами по машине М-4 продолжались исследования в поисках путей создания вычислительной машины с более высокими техническими характеристиками по производительности и надежности, более технологичными в изготовлении и удобными в эксплуатации. В начале 1963 года, когда Карцев получил задание на новую разработку, элементная база, конструкция, многие структурные и схемные вопросы были уже проработаны. Предприятие – изготовитель машин в этом же году получило полный комплект документации и смогло приступить к подготовке производства. В соответствии с техническим заданием машина предназначалась для построения вычислительных комплексов территориальной вычислительной системы, включающей в свой состав несколько региональных вычислительных центров, связанных каналами передачи данных с главным вычислительным центром (ГВЦ). Всем вычислительным комплексам ставилась задача обеспечивать постоянную круглосуточную непрерывную работу в режиме реального времени. Новая разработка получила обозначение М4-2М. Авторский коллектив разработки: главный конструктор - М.А.Карцев, заместители главного конструктора – Л.В.Иванов, Ю.В.Рогачев, Р.П.Шидловский, основные разработчики – Г.И.Танетов, В.А.Брик, Л.З.Либуркин, В.П.Кузнецова, Е.С.Шерихов, Е.И. Цибуль.

**ЭВМ М4-2М** имела одноадресную систему команд с возможностью чтения константы в качестве второго операнда, набор арифметических операций с плавающей запятой, группу

логических операций и операций управления. Она имела развитую систему прерываний, возможность работы с двойной точностью, высокую скорость реакции на внешние сигналы. ЭВМ М4-2М является синхронной, в ней реализован конвейер команд и конвейер операций и использована необычная разрядная сетка - 29 разрядов. Арифметические операции выполнялись над операндами с плавающей запятой: один разряд был знаковым, 8 разрядов определяли порядок и 20 разрядов составляли мантиссу числа. Таким образом, М4-2М имела расширенный диапазон чисел - порядок от +127 до - 128 и уменьшенную мантиссу. Система команд предусматривала операции с получением результата повышенной точности с 40-разрядной мантиссой. В М4-2М за один машинный такт в 4,5 мкс выполнялась любая операция - арифметическая, логическая или управляющая, в том числе умножение. Это обеспечивалось применением однотокового АУ с "пирамидой сумматоров" для выполнения умножения. Применена была и другая новинка для тех лет - конвейер.

Запоминающие устройства ОП и ПП строились на ферритовых сердечниках, прошитых в матрице адресными и числовыми обмотками. Позднее в устройстве постоянной памяти матрицы с прошивкой были заменены матрицами с электрической записью, что значительно улучшило технологичность изготовления и позволило вдвое увеличить объем памяти.

Блоки оперативной памяти связаны с устройством управления четырьмя шинами по 29 разрядов, объединявшимися в шину чисел и в шину команд. Таким образом, из устройства ОП могли читаться и операнды и команды. Это было удобно при настройке машины и при отладке рабочих программ пользователей.

Входные регистры арифметического устройства имели непосредственную связь с выходными регистрами, что давало возможность для арифметических операций кроме извлечения операндов из памяти использовать результаты предыдущих операций.

Как управляющая машина ЭВМ М4-2М имела развитую систему внешних прерываний. Обеспечивались 12 активных и 12 пассивных прерываний от объекта управления. Время реакции машины на активные прерывания было очень мало: переход на программу прерывания происходил за два-три машинных такта. Это было важным достоинством ЭВМ М4-2М.

#### **Основные технические характеристики:**

- система счисления - двоичная,
- количество двоичных разрядов - 29
- представление чисел - с плавающей запятой,
- быстродействие - 220 тыс. оп/с.

Объемы памяти модификаций	-	5Э71	5Э72	5Э73
- оперативная память (Кбайт)	-	30	60	120
- постоянная память * (Кбайт)	-	60	120	120

\*При замене матриц постоянной памяти с прошивкой на матрицы с электрической записью объем памяти ПП в каждой модификации увеличился вдвое.



Общий вид ЭВМ М4-2М (Мод. 5Э71)

Машина выпускалась в виде трех модификаций, различающихся объемами оперативной и постоянной внутренней памяти (5Э71, 5Э72, 5Э73). Такие технические характеристики ЭВМ М4-2М позволили использовать ее в построении вычислительных комплексов на разных уровнях системы. С этой целью в дополнение к ЭВМ М4-2М на той же конструктивной и элементной базе были созданы дополнительные системы внешних устройств СВУ-79-1, СВУ-79-2 и внешний вычислитель – ЭВМ М4-3М, которые обеспечили возможность передавать на ГВЦ по каналам связи информацию региональных вычислительных центров, удаленных на тысячи километров.

**Внешний вычислитель** М4-3М работал в единой связке параллельно с машиной М4-2М. Он представляет собой ЭВМ параллельного действия, оперирующую 29-разрядными двоичными числами. Структура командного слова отвечала принципу, принятому для команд ЭВМ М4-2М. Система управления внешнего вычислителя состояла из двух устройств: УВ и ДК. Устройство УВ выполняло классические функции для устройства управления любой ЭВМ: прием и дешифрирование команд, модификацию адреса, выработку управляющих сигналов и т.д. Диспетчер каналов ДК обеспечивал прием и хранение запросов от различных устройств сопряжения, прием команд от центрального процессора, организацию приоритетного обращения к оперативной памяти, а также выработку управляющих сигналов для устройств сопряжения. Входящие в состав внешнего вычислителя устройства оперативной памяти ОП (такие же, как и в оперативной памяти ЭВМ М4-2М) имели отдельные цепи обращения, благодаря чему одновременно были возможны выборка одного числа, запись информации от устройства сопряжения, выборка чисел по двум адресам и другие совмещенные операции, связанные с обращением к памяти. Арифметическое устройство АВ имело неконвейерную (кольцевую) структуру. Умножение и деление делались «по кольцу»: умножение - за три, а деление - за пять тактов. В этом АУ был применен новый алгоритм деления - без восстановления остатка, причем за один цикл вычислялись одновременно четыре бита частного, т.е. деление производилось в шестнадцатеричной системе. Разработку внешнего вычислителя возглавил к.т.н. Ю.Н.Мельник, разработку арифметического устройства - к.т.н. В. А. Брик.

Как отмечалось выше, предприятие – изготовитель приступило к производству ЭВМ М4-2М в середине 1963 года. В 1964 году была изготовлена первая серия этих машин и началась работа по объединению ЭВМ в вычислительные комплексы на месте их эксплуатации. С 1965 по 1969 год было построено и введено в эксплуатацию 17 вычислительных комплексов, в том числе пять комплексов с машинами модификации 5Э72 и системами СВУ-79-1 для региональных вычислительных центров и вычислительный комплекс ГВЦ с машинами модификации 5Э73,

внешними вычислителями М4-3М и системами СВУ-79-2. Территориальная вычислительная система, работающая по единой комплексной программе в режиме реального времени, объединяла более пятидесяти ЭВМ.

Производство ЭВМ М4-2М продолжалось до 1986 года. Было изготовлено около двухсот таких машин.

### **Третье поколение – ЭВМ М-10 и М-10М**

В 1965-1967 годах в поисках путей повышения производительности вычислительных машин при существующем уровне электроники и технологии М.А.Карцев направил основное внимание на исследование архитектур многопроцессорных вычислительных систем. В этих исследованиях он показал четыре вида возможностей распараллеливания вычислений и определил для каждого вида возможную аппаратную реализацию. Особо крупные задачи, решению которых, как правило, и требуется высокая производительность вычислительных средств, обладают в той или иной степени всеми видами параллелизма. Поэтому наиболее универсальный путь создания вычислительных систем с максимально возможной производительностью представляет архитектура многопроцессорной комбинированной вычислительной системы. С такой архитектурой в 1967 году был разработан эскизный проект вычислительного комплекса ВК М-9 с производительностью до одного миллиарда операций в секунду. Полностью этот проект реализован не был, но одна из его составных частей – числовая связка явилась основой машины третьего поколения – ЭВМ М-10.

Техническое задание на разработку ЭВМ М-10 было утверждено в ноябре 1969 года. Перед разработчиками стояла довольно сложная задача: имея микросхемы серии 217 со скоростью срабатывания 15-25 нс. на вентиль и степенью интеграции до 3-5 вентилях в корпусе и ферритовые сердечники М100П2 с внешним диаметром 1 мм нужно было построить ЭВМ с быстродействием не менее 5 млн. оп/с. и с внутренней памятью не менее 5 Мбайт. Для выполнения этой задачи потребовалось 386 тыс. микросхем, 353 тыс. транзисторов и полупроводниковых диодов, 42,5 млн. ферритовых сердечников, 1,4 млн. конденсаторов и 1,4 млн. сопротивлений. Позднее М.А.Карцев написал: «Нельзя сказать, что разработка М-10 была встречена с распростертыми объятиями. Нам говорили, что мы психи, что нельзя заставить работать такую грудку металла, что это все никогда не заработает. Но мы вытянули. Эта работа была отмечена Государственной премией...»

Авторский коллектив разработки: главный конструктор д.т.н. М.А.Карцев, заместители главного конструктора Ю.В.Рогачев, Л.В.Иванов, Л.Я.Миллер, А.А.Крупский, Р.П.Шидловский, А.Ю.Карасик. Основные разработчики В.А.Брик, Е.И.Цибуль, Е.С.Шерихов, Л.З.Либуркин, Г.И.Смирнова, Г.Н.Пусенков, Л.Д.Баранов.

Разработка машины началась в 1970 году. В 1971 году завод получил полный комплект конструкторской документации и приступил к изготовлению машины.

**ЭВМ М-10** – синхронная векторно-параллельная многопроцессорная ЭВМ. Она позволяет использовать практически все виды параллелизма:

- асинхронное выполнение программ разными процессорами с синхронизацией через систему прерываний и обменом информации через канал ввода-вывода (операция типа MIMD);
- синхронное выполнение программ разными процессорами с обменом информацией через систему синхронного обмена (режим «партитуры» программ)
- синхронное выполнение набора операций в одной команде (архитектура «широкой команды»);
- выполнение операции над векторами данных (операция типа SIMD);
- конвейеры команд и операций.

В состав машины входит ряд процессоров различного типа, приспособленные для параллельной работы.

Первый тип - арифметические процессоры, которые физически реализованы в виде двух независимых арифметических устройств, синхронно выполняющих разные арифметические или логические операции. Каждое устройство представлено в виде одного, двух, четырех или восьми процессоров, программно перестраиваемых соответственно в 128, 64, 32 или 16-разрядные.

Второй тип процессоров, работающих синхронно с арифметическими, - устройство управления. Функциональная линейка устройства управления реализована с помощью 16-разрядных регистров, названных регистрами признаков. Одновременно с работой этих регистров в устройстве управления выполняется еще полный набор операций с фиксированной запятой над содержимым адресных модификаторов. Таких модификаторов в М-10 шестнадцать. Каждый из них содержит 22 разряда, что соответствует разрядности адреса памяти М-10.

Третий тип процессоров М-10 составляют два синхронно работающих канала связи ПРОЦЕССОР-ПАМЯТЬ, предназначенных для чтения операндов из памяти во входные регистры арифметических процессоров и записи результатов операции в память. Максимальная ширина доступа в память по одному каналу составляет 512 бит, что позволяет заполнять входные регистры всех арифметических процессоров за одно обращение. Внутренняя память машины включает три типа устройств: главная оперативная память (ОП) объемом 512 Кбайт (ферритовая), постоянная память (ПП) объемом 512 Кбайт (конденсаторного типа на металлических перфокартах) и большая оперативная память (БП) объемом 4 Мбайта (ферритовая). Двусторонний обмен между главной и большой памятью идет со скоростью 20 Мбайт/с. в каждую сторону параллельно со счетом в центральном процессоре. Важной особенностью машины является широкий и переменный формат обращения к главной памяти: за одно обращение из нее может быть выбрано от 2 до 64 байтов. Преобразование и коммутация поступающей из ОП и ПП в УУ информации в заданные программой форматы выполняется в коммутационно-кодирующем устройстве (КУ).

Четвертый тип процессора – мультиплексный канал прямого доступа во внутреннюю память (устройство ДК), позволяющий осуществлять ввод-вывод по 24 дуплексным подканалам с суммарной скоростью до 7 Мбайт/с. К каждому подканалу можно подсоединить до шести однотипных устройств.

Следующими параллельными процессорами являются специальные схемы контроля исправности аппаратуры машины и контроля программ пользователей. Взаимодействие этих процессоров осуществляется через многоуровневую систему прерывания программ, являющуюся частью центрального устройства управления. На ее свободные входы могут приниматься также внешние сигналы (до 32-х).

В машине предусмотрены цепи, позволяющие объединять до семи машин М-10 в единый синхронный комплекс, работающий от общего тактового генератора. В каждом такте машина, работающая в комплексе, может выдать на свои выходные шины массив данных в 64 байта и принять массив такого же размера от любой другой машины.

### **Основные технические характеристики.**

Среднее быстродействие - 5,1 млн. оп/с.

Общий объем внутренней памяти - 5 Мбайт.

Емкость буферной памяти мультиплексного канала - 64 Кбайта.

Система прерывания программ - 72-канальная, с пятью уровнями приоритетов.

Обеспечивается одновременная работа в режиме разделения времени восьми пользователей на 8 математических пультах.

За один машинный такт одновременно выполняются операции с фиксированной и плавающей запятыми.

Предусмотрены векторные операции. Например, за один такт может быть произведено вычисление скалярного произведения векторов.



Общий вид ЭВМ М-10.

Все оборудование ЭВМ М-10 размещалось в 31 типовом шкафу (на фотографии показана их двояная установка), из них 21 шкаф занимало только оборудование запоминающих устройств. К 1974 году было изготовлено три комплекта машин для построения вычислительного комплекса. Одновременно с работами по объединению машин в единый комплекс на этих же машинах выполнялась отладка внутреннего программного обеспечения машины и пользовательских программ комплекса. В 1976 году ЭВМ М-10 и вычислительный комплекс успешно выдержали государственные испытания. Вычислительный комплекс был введен в штатную эксплуатацию в режиме непрерывной круглосуточной работы. Производство машин М-10 продолжалось.

**ЭВМ М-10М.** В 1975 году завершилась разработка для машины М-10 новых запоминающих устройств внутренней памяти. В качестве носителей информации в оперативной памяти первого уровня (ОПМ) и оперативной памяти второго уровня (БПМ) использовались интегральные схемы. В постоянной памяти (ППМ) использовались магнитные сердечники с диаметрными отверстиями, обеспечивающие неразрушающее считывание информации. Все новое оборудование устройств внутренней памяти разместилось в 4-х типовых шкафах. Машина с новыми устройствами получила обозначение М-10М, и с 1977 года в производстве шла машина уже в новой комплектации. Вычислительные машины М-10 и М-10М программно совместимы и полностью взаимозаменяемы. На их основе создан целый ряд уникальных вычислительных комплексов, включая и вычислительные комплексы, объединяющие шесть машин. Некоторые вычислительные комплексы работают до настоящего времени. Производство этих машин продолжалось до 1992 года, было выпущено более 50 экземпляров.

Математическое обеспечение ЭВМ М-10 включает:

- операционную систему, обеспечивающую разделение времени и оборудования, диалоговый режим одновременной отладки до 8 независимых программ и мультипрограммный режим

автоматического прохождения до 8 независимых задач;

- систему программирования, включающую машинно-ориентированный язык АВТОКОД, проблемно-ориентированный язык АЛГОЛ-60 и соответствующие трансляторы и средства отладки;
- библиотеку типовых и стандартных программ;
- диагностические программы;
- программы контроля функционирования.

Оценивая вклад архитектуры ЭВМ М-10 в развитие вычислительной техники в СССР, профессор Б.А.Головкин писал:

«... М.А.Карцевым предложена, насколько можно судить – впервые в мире, концепция полностью параллельной вычислительной системы с распараллеливанием на всех четырех уровнях (программ, команд, данных и слов) и, что очень важно, эта концепция реализована в виде созданных на базе ЭВМ М-10 вычислительных комплексов.

Вклад параллельной архитектуры в повышение производительности оказался столь весомым, что на большой длительности машинного такта в 1,9 мкс (из-за несовершенной элементной базы) производительность ЭВМ М-10 на госиспытаниях оказалась 5,1 млн. оп/с. (в пиках – значительно выше). ЭВМ М-10 вплоть до развертывания МВК «Эльбрус» оставалась наиболее мощной отечественной ЭВМ ...»

#### **Четвертое поколение машин М.А.Карцева – ЭВМ М-13.**

К концу 1977 года уже стало ясно, что идея многопроцессорных вычислительных машин стала реальностью, а машины М-10 подтвердили ее широкие возможности. Работая над проектом вычислительной машины нового, четвертого поколения, М.А.Карцев опирался на опыт создания ЭВМ М-10 и вычислительных комплексов на ее основе. Этот опыт показывал, что структура новой машины должна быть более гибкой по производительности и по комплексированию. Такую задачу поставил Карцев перед коллективом, приступая к разработке новой многопроцессорной вычислительной машины М-13.

Проект ЭВМ М-13 предусматривал три базовые модели, а также ряд их модификаций, различающихся комплектностью арифметических устройств, устройств памяти, дополнительных внешних устройств и др. Все модели строились по модульному принципу, используя одну и ту же номенклатуру устройств. Переход от малой модели к средней и максимальной производился путем увеличения количества модулей.

Программная совместимость систем М-13 обуславливалась единым для всех моделей машинным языком и единым математическим обеспечением, содержащим режим работы в реальном масштабе времени, диалоговый режим разделения времени с предоставлением мониторов для создания, трансляции и отладки программ на машинно-ориентированных (АВТОКОД М-13), проблемно-ориентированных (АЛГОЛ-60, ФОРТРАН, КОБОЛ) и универсальных (АЛГОЛ-68) языках.

В части элементной, конструктивной и технологической базы М-13 использовались наиболее прогрессивные технические решения. В логических узлах применялись микросхемы типа ТТЛ серий 133, 130, 530. Для запоминающих устройств использовались микросхемы полупроводниковой памяти широкого применения.

Техническое задание на разработку ЭВМ М-13 и вычислительного комплекса на ее основе было утверждено в 1980 году. Главным конструктором был утвержден М.А. Карцев, заместителями главного конструктора – Ю.В.Рогачев, Л.Я.Миллер, А.Ю.Карасик, Л.В.Иванов, Р.П.Шидловский, А.А.Крупский, Е.И.Цибуль. Разработка конструкторской документации была завершена в 1982 году.

М-13 является многопроцессорной векторно-конвейерной ЭВМ с конвейеризацией на уровне данных. В ней имеется векторное арифметическое устройство с параллельными перестраиваемыми конвейерными устройствами обработки, каждое из которых выполняет в данный момент в режиме конвейера одну и ту же операцию, но над различными операндами. В состав М-13 входит центральная процессорная часть, аппаратные средства поддержки операционной системы,

подсистема ввода-вывода и специализированная процессорная часть.

**Центральная процессорная часть**, предназначенная для основных вычислений, содержит арифметические процессоры (АЛУ), устройства внутренней памяти (ОПГ, ППГ, ОПП), центральное устройство управления (ЦУУ) и устройство редактирования (ЦУР).

АЛУ – векторное конвейерное арифметико-логическое устройство. В зависимости от формата операндов (8, 16 или 32 двоичных разряда) распадается соответственно на 16, 8 или 4 арифметических процессора. ЭВМ М-13 могла содержать 1, 2 или 4 АЛУ, которые в любом сочетании составляют единое векторное устройство. Все арифметические процессоры всех АЛУ работают синхронно, выполняя одну и ту же операцию над всеми парами операндов. Каждый арифметический процессор представляет собой конвейерное устройство. АЛУ оперирует числами как с фиксированной, так и с плавающей запятой.

ЦУУ – центральное устройство управления содержит булевский процессор для управления потоками команд и для маскирования при векторной обработке, а также процессор адресной модификации с производительностью 3 млн. оп/с. для управления адресным пространством.

ЦУР – центральное устройство редактирования обеспечивает выполнение целого ряда специальных процедур, связанных с взаимодействием линейки процессоров и блоков памяти. К ним относятся: уплотнение массивов под маской с целью исключения пробелов, которые появляются в процессе параллельной обработки; кольцевой сдвиг строки информации; транспозиция строки информации. Кроме этого в устройстве реализованы процедуры, связанные с организацией вычислительного конвейера: трехадресное обращение к регистровой памяти (2 чтения + 1 запись одновременно) для ускорения обслуживания АЛУ и согласование форматов обработки в разных комплектациях ЭВМ М-13 с сохранением их программной совместимости.

**Аппаратные средства поддержки операционной системы** включают центральный управляющий процессор (ЦУП) и устройство управления кодовыми шинами (УКШ).

ЦУП – центральный управляющий процессор обеспечивает аппаратную поддержку операционной системы, а также аппаратную поддержку виртуальной памяти и управления процессами. Он связан управляющими интерфейсами со всеми процессорами машины.

УКШ – устройство управления кодовыми шинами содержит таблицы виртуальной (математической памяти). Связывает широкоформатными шинами все устройства машины с внутренней памятью.

**Подсистема ввода-вывода** включает мультиплексный канал (МПК) и устройство абонентского сопряжения (УАС).

МПК – мультиплексный канал предназначен для сопряжения подсистемы ввода-вывода с центральным управляющим процессором и внутренней памятью. Он реализует запуск обменных операций в каналах, диспетчеризацию работы каналов, организацию виртуальной и относительной адресации и обработку прерываний от каналов. МПК выполняет также мультиплексирование обмена данными между устройствами абонентского сопряжения и внутренней памятью и осуществляет преобразование форматов при обмене данными.

УАС – устройство абонентского сопряжения содержит сопрягающие процессоры, которые позволяют подключать к машине как стандартные, так и специализированные устройства, входящие в состав управляемых объектов. В зависимости от комплектации в УАС могло входить от 4-х до 128 одинаковых сопрягающих процессоров с программируемым абонентским интерфейсом, что обеспечивало решение проблемы сопряжения машины с разнообразными и уникальными интерфейсами абонентов реального времени.

**Специализированная процессорная часть** содержит процессоры когерентной обработки (ПКО), контроллер технического управления (КТУ) и управляющую память гипотез (УПГ).

ПКО – процессор когерентной обработки представляет собой специализированный векторно-конвейерный вычислитель. В нем используется программно-управляемая глубококонвейерная архитектура устройства двухточечного преобразования, основу которого определяет узел для выполнения базовой операции быстрого преобразования Фурье. Применение этой базовой операции позволило на том же оборудовании выполнять также многие другие операции, необходимые в алгоритмах цифровой обработки сигналов: вычисление максимального

значения в массиве, сравнение массива с пороговым значением, вычисление суммы произведения массивов, вычисление корреляционных матриц и др. ПКО производит аппаратно умножение двух комплексных чисел. В одном шкафу 4 процессора. Эквивалентная производительность одного шкафа 120 млн. оп/с. Допускается комплектация от одного до двадцати шкафов.

КТУ - контроллер технического управления предназначен для сопряжения специализированной (СПЧ) и центральной (ЦПЧ) процессорных частей, а также для диспетчеризации различных групп ПКО. Информационный тракт обмена с внутренней памятью центрального процессора реализован с помощью шин чтения и шин записи. КТУ выполняет в мультиплексном режиме обмен данными по вертикальному интерфейсу между отдельными группами ПКО внутри СПЧ (межгрупповой обмен), а также между внутренней памятью ЦПЧ и отдельными группами ПКО. При этом производится согласование форматов и преобразование представления чисел из формата СПЧ в формат ЦПЧ.

УПГ - устройство памяти гипотез - специализированное многопортовое запоминающее устройство. Используется в СПЧ для «длительного» хранения «системной» информации ПКО и для «временного» хранения входной, выходной и промежуточной (рабочей) информации.

### **Технические характеристики ЭВМ М-13.**

Центральная процессорная часть.

- Быстродействие, оп/с: 12 млн., 24 млн., 48 млн.
- Емкость внутренней памяти, Мбайт: 8,5; 17; 34.
- В том числе:
  - ОПГ (1-й уровень), Мбайт: 0,25; 0,5; 1,0.
  - ППГ, Мбайт: 0,25; 0,5; 1,0.
  - ОПП (2-й уровень), Мбайт: 8,0; 16; 32.
- Суммарная пропускная способность центрального коммутатора, Мбайт/с: 800, 1600, 3200.
- Пропускная способность мультиплексного канала, Мбайт/с: 40, 70, 100.
- Абонентское сопряжение.
  - Число сопрягающих процессоров 8, 16, .... 128.
  - Максимальное быстродействие, оп/с: 350 млн.
- Специализированная процессорная часть.
  - Емкость управляющей памяти гипотез, Мбайт: 4, 8, ..... 128.
  - Максимальное эквивалентное быстродействие, оп/с: 2,4 млрд.



Общий вид ЭВМ М-13.

Серийное производство машины М-13 началось в 1984 году, с задержкой на два года, уже после смерти М.А.Карцева. Руководству НИИВК удалось добиться решения о включении изготовления машин М-13 средней комплектации в план Загорского электромеханического завода на 1984 год. В 1986 году завод поставил первые две машины, и в дальнейшем их изготовление шло строго по плану. В 1991 году вычислительный комплекс из шести ЭВМ М-13 успешно выдержал государственные испытания и был принят в штатную эксплуатацию для работы в режиме круглосуточной непрерывной работы в реальном масштабе времени.

Вычислительные машины комплекса на испытаниях показали следующие данные:

- производительность ЦПЧ - 24 млн. операций в секунду,
- объем внутренней памяти ЦПЧ - 17 Мбайт,
- производительность СПЧ - 1,2 млрд. операций в секунду,
- объем внутренней памяти СПЧ - 40 Мбайт.

Производство машин продолжалось до 1992 года. Было изготовлено 18 комплектов этих машин.